

电容的宽带应用

为射频宽带设备选择电容时需要仔细评估随频率变化的参数和线路设计要求

Richard Fiore

美国技术陶瓷公司

在今天急速扩展的射频和微波市场上，许多设备的工作带宽必须覆盖频谱的多个倍频程。常见的这些线路包括宽带偏置网络，例如晶体管发射极和场效应晶体管（FET）源极旁路，晶体管收集极和场效应晶体管（FET）漏极馈给线路，极间射频耦合，隔直和宽带阻抗匹配。

本文将考察几种为设计宽带设备选择合适电容元件的方法，首先讨论单个电容就能满足线路要求的情况，然后是需用多个电容的情况。对每种设计中遇到的电参数，例如阻抗幅值，插入损耗和电容寄生参数，都将仔细研究。

单个电容

对于许多有特殊设计要求的宽带设备，一个电容就能出色地实现所需功能。因为电容阻抗，等效串联电阻（ESR），纯电抗和品质因数（Q）全都随频率变化，宽带设备设计者在确定使用一个电容性元件之前必须仔细考虑所有以上参数。另一个要考虑的关键参数是电容插入损耗，也就是 S_{21} 的幅值。考察这个电容在所需频带上的插入损耗，就能容易地确定它是否适用于宽带隔直和耦合。选择宽带旁路电容最好也从插入损耗入手。和隔直与耦合一样，对旁路用的电容也需要仔细研究它在整个工作频带范围内的复数阻抗，特别是电容的寄生电感带来的感性电抗。随频率变化的电容阻抗的电阻部分和电抗部分可以在史密斯（Smith）园图上很容易地看到。

本文稍后将更详细地讨论纯寄生电感问题。

在下面的例子中，两级射频放大器在50欧姆网络中工作，需要宽带级间耦合，如图1所示。假设这一线路需要在50MHz到3.6GHz频率范围内的隔直和耦合。为了能以一个电容实现这些性能，需要预先审慎地考虑几个问题。从ATC200A103（10 nF）电容开始尝试，因为它容值高，所以在最低工作频率50MHz时的阻抗

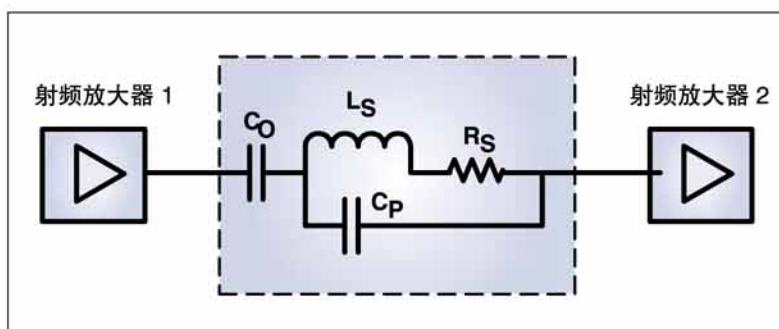


图1：级间耦合，50MHz到3.6GHz。

注：耦合电容 C_0 在图中表示为等效串联电阻（ESR） R_S ，等效串联电感（ESL） L_S ，寄生并联电容 C_P 。这几项均与并联谐振频率（ F_{PR} ）有关。

低到0.22欧姆。使用电容时的另一项重要考虑是它在工作频带上的插入损耗，特别要仔细检查该电容的 S_{21} ，即代表插入损耗的S参数，看是否有一个或几个并联谐振频率落入通带。这些谐振点通常表现为在谐振频率处的明显的衰减槽口。查看电容的 S_{21} 数据就能确定在所考虑频率范围内的损耗。零点几分贝（dB）的插入损耗对于几乎所有线路都是可以接受的。



AMERICAN TECHNICAL CERAMICS

ATC North America
631-622-4700
sales@atceramics.com

ATC Europe
+46 8 6800410
sales@atceramics-europe.com

ATC Asia
+86-755-8366-4318
sales@atceramics-asia.com

THE ENGINEERS' CHOICE™
ISO 9001 REGISTERED

www.atceramics.com

电容的宽带应用

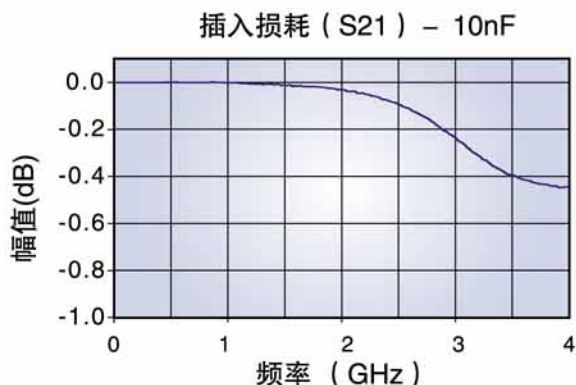


图2. 插入损耗对频率, 10nF陶瓷片式电容

上例中所用10nF电容是X7R型的（使用X7R介质），它在整个通带上都具有高容值和低插损特性，所以能出色地满足线路要求。因为X7R电容固有的体积利用率比NPO电容高，即每单位体积能提供较多的容值，所以对于许多多个倍频程的线路来说，X7R电容比NPO电容更适用。许多如图1描述的宽带线路在低频端需要X7R电容才能满足要求，因为X7R电容有高容值。

电容的串联谐振频率（ F_{SR} ），也叫自谐振，是电容纯电抗为零时的频率，很容易在 S_{11} 的史密斯圆图上看出来。在这一频率上，电容阻抗等于一个很小的等效串联电阻（ESR）值。高Q陶瓷电容在1GHz频率上的等效串联电阻量级是100毫欧姆。所以，在串联谐振频率上电容提供理想耦合和旁路需要的最低阻抗通路；而在并联谐振频率上，电容，特别是高Q电容的阻抗会陡然升高。

观察电容 S_{21} 幅值与频率的关系，可以很容易地看到在工作频带内因并联谐振频率 F_{PR} 而产生的高损耗。在许多宽带线路设计中，工作频率超过电容串联谐振频率都不会出问题，但匹配和旁路线路是例外。工作频率超过串联谐振频率 F_{PR} 导致纯阻抗为感性。这对隔直和耦合线路不成问题，但对旁路和匹配的情况就需要仔细检查纯阻抗和寄生电感的量级。

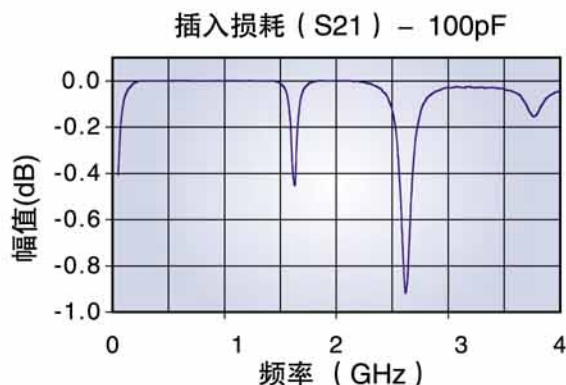


图3. 插入损耗对频率, 100pF陶瓷片式电容

设计者希望旁路线路能工作在电容的串联谐振频率上，因为这时电容阻抗等于等效串联电阻ESR，而纯电抗为零。为达到最佳效果，作者建议从电子工业协会（EIA）标准电容值中选用 F_{SR} 稍高于线路旁路频率的最低容值。这样就保证电容阻抗低，而且阻抗的电抗部分是容性的。电容制造商提供的S参数数据文件表述了这些特性。对一个电容产品系列的各个EIA标准容值测量S参数，是获得S参数文件的常用方法。

对于非标准容值，可以对邻近它的EIA标准容值的S参量作插值运算而获得它的S参量的幅值和相角。当非标准容值电容的内部结构和介质材料类型与用于产生S参量文件的标准容值电容基本相同时，这种插值法有效。如果内部结构设计（例如电极几何形状，电极数目和间隔，电极前端边缘和介质边缘距离，和电极两侧边缘和介质边缘距离）不同，或者介电常数不同，以及损耗正切随频率变化情况发生显著不同，则插值法失效。

插入损耗

如上所述，为满足宽带线路低频段要求，设计者一般选择大容值电容。宽带线路工作频率会大大高于电容的自谐振频率，因此电容并联谐振很容易在线路需要的通带中发生。

电容的宽带应用

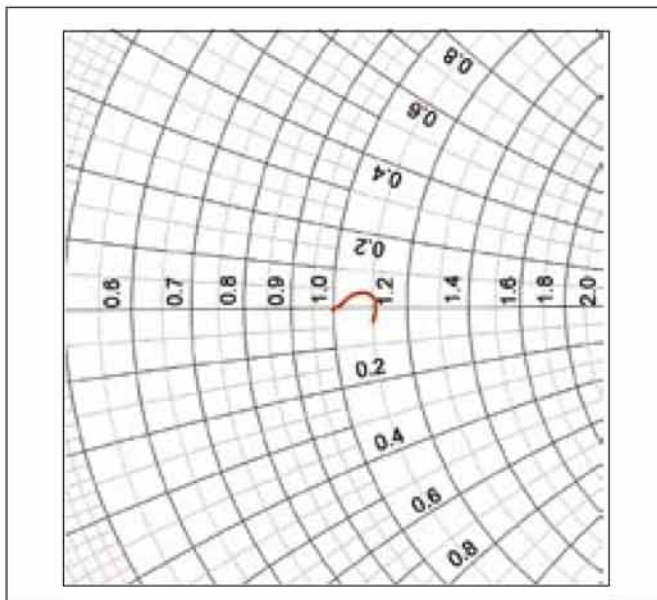


图4 以串联通过式连接的10nF 电容的输入反射系数S₁₁史密斯园图。

这样，满足低频段性能需要高容值电容，而高容值电容又不可避免地把并联谐振引进工作频带，设计者必须在两者中作出平衡。如果工作频带中的确出现并联谐振，就需要评估由此产生的衰减槽口的深度，决定线路能否容忍这种损耗。如果电容的S₂₁幅值显示损耗过大，许多设备就不能用这个电容。

可是，在并联谐振频率F_{PR}上电容的串联电阻损耗常常产生足够大的阻尼，从而减小并联谐振槽口。这时槽口幅值很浅，在S₂₁曲线常常看不出来。许多宽带线路可以接受这种工作条件。图2和图3中的S₂₁曲线比较了6倍频程（50MHz到4GHz）范围内频率和S₂₁幅值的关系。图2是ATC200A103(10nF)

频率 (MHz)	电阻 (欧姆)	电抗 (欧姆)	阻抗幅值 (欧姆)
50	50	-j2.5	50.06
150	50	-j0.15	50
450	50.2	-j0.15	50.2
900	50.8	+j0.25	50.8
1800	51.5	+j0.5	51.5
2400	52.2	+j2	52.3
3600	52	j0	52
4000	55	-j2	55.04

表1 10nF电容串联通过连接时的复数阻抗摘要列表

电容的S₂₁插入损耗，图3是ATC100A101（100pF）电容的S₂₁插入损耗。两个电容测试时的安装连接方式都是串联通过式和电极平面平行于基板平面。图2显示这个10nF电容的插入损耗在整个作图的频率范围内都小于0.5dB，所以它适用于几乎所有无线宽带设备，例如图1中的耦合线路。图3中的100pF电容则大不相同，在工作频带内有显著的插入损耗，所以不适合于以上线路。元件在通带中损耗超过零点几dB，就很容易使线路设计的终端性能恶化。所以，线路设计者要决定他的设计要求是否能接受这些损耗。

图4是同一个10nF电容的输入反射系数S₁₁史密斯园图，这个电容的S₂₁数据已在图2给出。S₁₁是在电容以串联通过方式连接时测得的，所以这个史密斯园图在评估电容在耦合和隔直线路中的复数阻抗时特别有用。史密斯园图清楚显示这个电容阻抗的电阻和电抗部分都很接近园图中心点，即在整个频率范围内都很接近规一化阻抗值。

表1使用图4史密斯园图数据列出了电容置于50欧姆系统中在8个不同频率上的电阻和电抗。该表还给出用电阻和电抗经向量求和得到的阻抗幅值。表中数据清楚表明这个10nF电容在整个频率范围内都是出色的耦合和隔直电容。

等效串联电阻（ESR）和品质因数（Q）的影响
电容的品质因数(Q)的数值是其净电抗 |X_C-X_L| 和等效串联电阻（ESR）的比值：

$$Q = \frac{|X_C - X_L|}{ESR}$$

从这一表达式可以看出电容品质因数Q在所有频率上都和等效串联电阻ESR成反比，和净电抗成正比。在设计多倍频程电路需用单个电容时，一定要考虑这个电容在整个频率范围内的等效串联电阻(ESR)。这个参数在发生并联谐振的区域特别有用。如前所述，在电容并联谐振频率(F_{PR})上出现衰减槽口，槽口深度反比于ESR。所以电容的ESR在很大程度上决定了并联谐振频率上的衰减槽口深度。

电容的宽带应用

在实际设计中这样选择电容：选择容值大到能满足工作频段低端的要求，同时确保电容带来的工作频段内并联谐振时的附加损耗不超过允许的限度。评估并联谐振时ESR影响的最佳办法是考查并联谐振频率(F_{PR})上的电容阻抗实部。这个电容的阻抗能清楚地告诉设计者这个电容在这个频率上是否能用。如果在并联谐振频率上等效串联电阻ESR很高，ESR产生的插入损耗相应地就低。因此在这个并联谐振频率上的衰减槽口就浅，以至在 S_{21} 幅值曲线上都看不出来。这样，在整个工作频段上只用一个电容的低损耗宽带隔直耦合就能实现。因为同样原因，只用一个电容的宽带旁路线路也能实现，但是这时除了评估阻抗幅值，还要考察 S_{11} 的史密斯园图。

如图5所示，与电容 C_0 相关的寄生元件包括 L_S ， R_S 和 C_P 。在并联谐振时寄生元件部分的输入阻抗的实部是：

$$Z_{IN}(\text{实部}) = \frac{L_S}{R_S C_P} \quad (\text{在并联谐振时})$$

这里 C_P 是和 C_0 的并联谐振频率有关的寄生容值， R_S 和 L_S 分别是电容的等效串联电阻 ESR 和等效串联电感 ESL。

从 Z_{IN} (实部)， L_S ， R_S 和 C_P 的关系可以看出，在并联谐振频率 F_{PR} 上， R_S 低导致阻抗高，因而衰减槽口深。反之， R_S 高导致低阻抗，因而衰减槽口浅。图5中网络的阻抗随 R_S 减小而增加，随 R_S 增加而减小。

设计者通常希望图5中寄生元件部分的输入阻抗低。但是，在许多宽带线路中电容工作频率比它的串联谐振频率高得多，达到或接近它的并联谐振频率。在这些情况下，选择在并联谐振频率上有高损耗的电容更为有利，因为这样使并联谐振频率上的衰减槽口深度很浅，可能浅到小于0.1dB，以至在 S_{21} 幅值曲线上都看不出来。在这个概念的基础上产生了在宽频段线路中用“一个电容”实现隔直和耦合的方案。这个概念同样可用于宽带旁路和匹配，只是这时必须考虑所用电容阻抗的符号(+j和-j)和幅值，因为阻抗的电感性对线路有有害影响。

电容散射参数的相角对相位敏感线路的影响也值得一提。在电容谐振频率附近，插入损耗 S_{21} 的相角快速从正值经零度变负值或从负值经零度变正值。这可能引起过度的群延迟。对相位敏感的电路通常难以容许这种群延迟。取 S_{21} 插入相位的一阶导数就能算出群延迟。设计对相位敏感的线路时查明设计通带中是否有这些谐振点十分重要，如可能最好躲开这些谐振点。

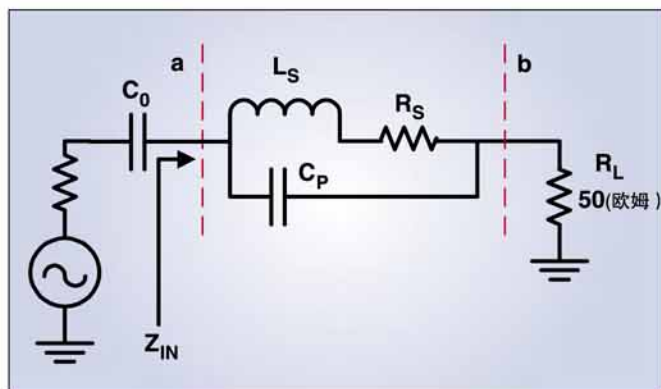


图5：标称电容 C_0 和寄生元件

净电感的影响

为宽带旁路电路设计电容时，需要考虑的参数之一是电容寄生电感及其感抗。在高频，特别是在超过电容串联谐振频率(F_{SR})区域内，串联等效电感(ESL)及其感抗的影响就更为重要。在频率由低向高增长到串联谐振频率时，净阻抗下降。但是频率增长到高于串联谐振频率时，净阻抗变成感性而且逐渐增加。只要感抗不变得太大，就可以在高于串联谐振频率的区域使用电容。如果打算在这些线路中使用某个电容，需要用史密斯园图分析它的复数阻抗。把ATC200A系列10nF电容水平安装，即电极与基板平行，以并联接地方式连接，测量其输入反射系数 S_{11} 参量，所得数据在图6史密斯园图中画出。这里有意选择了并联接地连接方式，因为这种方式最适合评估旁路电容的复数阻抗。

10nF电容并联测量结果画在图6的史密斯园图中。表2把图6数据针对8个频率择要列出，分成阻抗的电阻和电抗部分，对50欧姆系统统一化，并且对电阻电抗部分向量求和而给出阻抗幅值。

为了取得较好的旁路性能，设计者需要选择低阻抗和低感抗。这种阻抗在史密斯园图中的理想位置是外圆和实轴的交点，也就是零电阻和零电抗点。为了实现园图上的这一点，要选用在有关频率范围内阻抗和感抗低的电容。上面提到的10nF电容在900MHz以下频率范围内是作旁路的极好选择。

如表2所示，在1800MHz以内，阻抗和感抗够低，可以满足旁路的需要。但是频率高到2600MHz以上时，阻抗和感抗值就很高了。设计者要根据设计要求决定在这些频率上对于旁路线路阻抗和感抗值是否已经过高。

电容的宽带应用

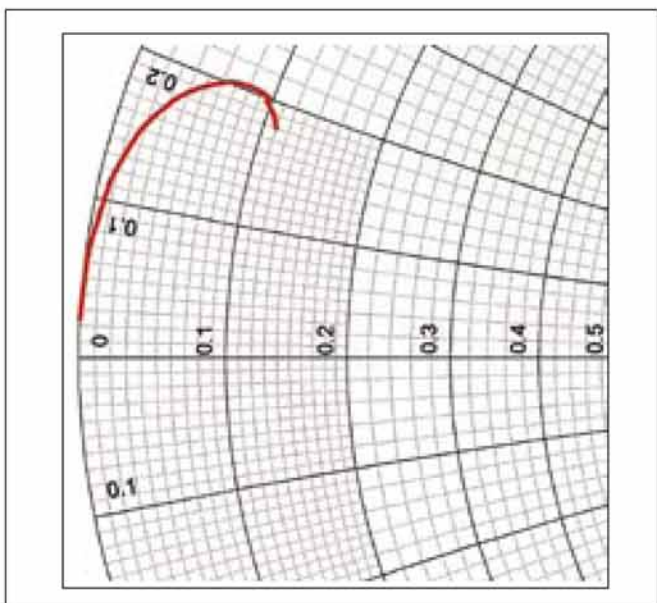


图6 10nF电容并联连接的输入反射系数S11史密斯圆图

在3.6GHz时阻抗幅值10.82欧姆，是电容所在50欧姆线路的线路阻抗值的20%以上。这个电容在这个频率上就不能作旁路或任何其他用途。

电容的结构和材料设计在很大程度上决定形成电容寄生电感的诸因素。电容的形状系数，即长宽比，不但在决定ESR，而且ESL上都起主要作用。如果电容宽度接近或超过长度，这种形状系数就产生低电阻和低电感。例如，ATC180R系列电容标称长度0.070英寸（1.778mm），宽0.105英寸（2.667mm），因而ESR和ESL很低。影响电容寄生参量的其他因素包括：电极材料，电极几何形状，电极数目和间隔，电容厚度，工作频率范围内的介质材料相对介电常数和损耗正切特性。以上每一项都对决定电容总体性能起一定作用。

电容周围线路环境也同样对电容净寄生电感有显著影

频率 (MHz)	电阻 (欧姆)	电抗 (欧姆)	阻抗幅值 (欧姆)
50	0	+j0	0
150	0	+j0.4	0.4
450	0	+j1.2	1.2
900	0	+j2.4	2.4
1800	0.2	+j5.2	5.20
2400	0.9	+j7.6	7.65
3600	5	+j9.6	10.82
4000	5.6	+j8.8	10.43

表2 10nF电容并联接地连接时的复数阻抗摘要列表

响。安装电容的基板的机械和电性质，电容终端宽度，电容与线路板导体线连接时的位置，以及电容与导体线宽度是否相同，这些虽然都是细节，但全都影响净寄生电感。留给线路设计者决定的其他有关因素包括电容相对于线路板接地平面的位置和取向。离接地平面最近的电容电极和此电极与接地平面之间相互作用也影响寄生电感。只要情况许可，应该选用薄基板，从而把电容安装在尽量接近接地平面的位置。厚度不超过0.025英寸（0.635 mm）的基板比厚板更有助于把净电感减到最小。而且，电容安装取向能影响净寄生电感，也是要考虑的因素。安装时电容侧面与线路板接触，即电极平面与接地平面垂直，是最佳取向，因为这样能大大抑制奇次并联谐振。

在旁路线路中，水平安装即电极平面和接地平面平行的安装方式最为有利。因为这种取向产生的净电感较低，同时使串联谐振频率升高（因为串联谐振频率反比于电感和电容乘积的平方根）。设计者必须明智地兼顾净电感值和并联谐振引起的工作频带内衰减槽口深度，才能确定哪种取向方式最有利于他的线路。评估电容的反射参量（S参量）永远有助于做到正确的权衡。

使线路板上金属通路在可行前提下尽量短，尤其是在镀锡通孔和元件附近的金属通路要短，对线路性能有利。金属通路每单位长度的电感 L_L 取决于基板特性阻抗和相速度的关系：

$$L_L = \frac{Z_0}{V_p} = \frac{Z_0 \sqrt{\epsilon_{EFF}}}{C} = H / \text{米}$$

这里

- L_L = 单位长度上的电感
- Z_0 = 特性阻抗，单位为欧姆
- V_p = 微带上的相速度 $c / \sqrt{\epsilon_{EFF}}$
- C = 真空中光速（英寸）
- ϵ_{EFF} = 有效介质常数
- H = 电感，单位亨利（H）

例子

以下是计算罗杰斯Rogers RO4350软基板和矾土（氧化铝）基板上金属通路单位长度上电感的2个例子。2例中都用50欧姆微带和典型金属线宽尺寸。

电容的宽带应用

为计算方便，光速c单位从英里/秒换算（乘以 1.1785×10^{10} ）成了英寸/秒。因此，每单位长度电感单位亨利（H）/英寸，可以表示为

$$L_L = \frac{(1.1785 \times 10^{10}) Z_0}{V_p} = \frac{(1.1785 \times 10^{10}) Z_0 \sqrt{\epsilon_{EFF}}}{c}$$

例1:

基板 = RO4350

$\epsilon = 3.48$

$\epsilon_{EFF} = 2.83$

$Z_0 =$ 微带特性阻抗 50 欧姆

基板厚度 = 0.020 英寸

导体线宽 = 0.045 英寸

计算RO4350 板上电感 L_L ，单位毫微亨/英寸

解:

$$\begin{aligned} L_L &= \frac{Z_0}{V_p} = \frac{Z_0 \sqrt{\epsilon_{EFF}}}{c} \\ &= \frac{50 \times \sqrt{2.83}}{1.1785 \times 10^{10}} \text{ (乘以} 10^9 \text{而得到毫微亨)} \\ &= 7.14 \text{毫微亨/英寸} \end{aligned}$$

$$L_L = 0.714 \text{毫微亨/} 0.100 \text{英寸导体线长度}$$

例2

基板 = 矾土（氧化铝）

$\epsilon = 9.9$

$\epsilon_{EFF} = 6.47$

$Z_0 =$ 50 微带特性阻抗 50 欧姆

基板厚度 = 0.025 英寸

导体线宽 = 0.0245 英寸

计算矾土基板上电感 L_L ，单位毫微亨/英寸

解:

$$\begin{aligned} L_L &= \frac{Z_0}{V_p} = \frac{Z_0 \sqrt{\epsilon_{EFF}}}{c} \\ &= \frac{50 \times \sqrt{6.47}}{1.1785 \times 10^{10}} \text{ (乘以} 10^9 \text{而得到毫微亨)} \\ &= 10.8 \text{毫微亨/英寸} \end{aligned}$$

$$L_L = 1.08 \text{毫微亨/} 0.100 \text{英寸导体线长度}$$

以上例子显示，基板上导体线导致电感显著增加。使用罗杰斯（Rogers）软基板时，每0.1英寸导体通路产生0.7毫微亨以上电感。因此，一个有0.6毫微亨寄生电感

的电容安装在这种基板上，如果电容两侧各有0.1英寸导体线，那么两段导体线远离电容的两端之间的净电感值大约是2毫微亨，即电容产生0.6毫微亨，两段导体各产生0.7毫微亨。这是电容本身电感的2倍以上。这个电容安装在矾土基板上也有同样情况，如果电容两侧各有0.1英寸导体线，净电感值变成2.76毫微亨，即电感增加量是电容自身电感的3倍以上。导体线宽越小，产生电感值越高，如可能应该避免导体线宽过小。另一个有关线路板布局的因素是镀锡通孔直径，因为镀锡通孔也产生电感。镀锡通孔直径大则产生电感量低，所以应采用较大直径。以上讲到的所有因素都有产生电感的作用，所以在设计的初始阶段就必须仔细处理它们。

净阻抗的效应

电容阻抗幅值等于 $\sqrt{(ESR)^2 + (X_L - X_C)^2}$ 。这个表达式说明电容阻抗受净电抗 $(X_C - X_L)$ 影响很大。用这个关系可以判断整个工作频率范围内一个电容是否可用。设计任何宽带线路时，知道所用电容阻抗幅值，特别是在高频端和低频端阻抗幅值是很重要的。设计者在工作频带高低两端获得合理的低阻抗是理想的情况。

我建议采用如下设计指导思想：选择大容值使电容在工作频带最低端有足够低的阻抗，因而提供良好信号通道。例如，一个电容在工作频带最低端阻抗为1欧姆，即50欧姆线路总阻抗的2%。这个例子给多数线路提供了判断阻抗是否可以接受的标准。如果用一个电容不能在整个工作频带内实现低阻抗，就需要选用容值逐步上升的多个电容才能满足在整个通带上都是低阻抗的要求。整个工作频带分成首尾相接的若干频段，每个电容的阻抗必须在所对应频段上足够低，以提供良好射频通道。每个电容的阻抗随频率增加而降低，在频率到达串联谐振点 F_{SR} 时阻抗降到最小值。频率从串联谐振点继续增加时，阻抗开始渐渐增加，如图7所示。

如上所述，高容值一般能达到低频带要求的低阻抗；但设计者还需要知道通带内所有频率上，特别是高于电容串联谐振点的频率上电容的等效串联电阻ESR。因为趋肤深度随频率升高而减少，趋肤深度在某一定频率上将等于电容电极厚度，高于此频率时将小于电容电极厚度。这时电容等效串联电阻ESR随频率平方根增加。在频率上升时，等效串联电阻将迅速上升，变成电容净阻抗的主要部分。

AMERICAN TECHNICAL CERAMICS

ATC North America

631-622-4700 • sales@atceramics.com

ATC Europe

+46 8 6800410 • sales@atceramics-europe.com

ATC Asia

+86-755-8366-4318 • sales@atceramics-asia.com

w w w . a t c e r a m i c s . c o m

电容的宽带应用

请注意，频率低于串联谐振频率 F_{SR} 时，电容净阻抗为容性，由 $1/\omega C$ 决定，因此电容阻抗与频率的关系在低于串联谐振频率 F_{SR} 时是一双曲线。频率高于串联谐振频率时，电容净阻抗是感性，由 ωL 决定，因此电容阻抗与频率的关系在高于串联谐振频率 F_{SR} 时是一段直线。图7的100pF电容阻抗曲线显示这个电容在大约450MHz到1.8GHz之间适合作耦合用。从阻抗考虑，这个电容能在大约450MHz到1GHz之间用于旁路和匹配。频率超过1GHz即串联谐振频率 F_{SR} 时，这个电容的阻抗是感性，需要S参数数据才能进一步分析它在那个频段内能用。

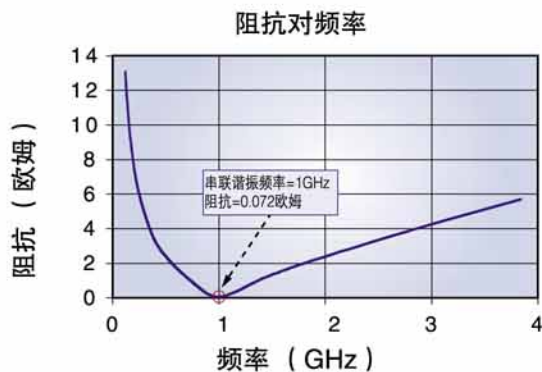


图7 ATC100A101 (100 pF) 阻抗对频率

使用多个电容

上述所有使用单个电容的设计原则在使用多个电容的情况下仍然适用。使用两个或更多电容通常能更有效地满足线路性能需要而且使工作频带更宽。低值电阻和电感，以及高损耗的铁氧体磁珠，有时和几个并联电容一起使用，作用是在电连接上隔离各个电容，和对工作频带内的谐振起阻尼作用。在微波频段，一段微带线的电感通常是在每 0.1英寸1毫微亨的量级，可以用来隔离电容。在许多场合，电容自身寄生参数构成整个电路参数的重要部分，因此必须予以考虑。

需要注意宽带旁路是线路设计关键的一环。图8是一个1.9GHz蜂窝电话场效应管FET放大器，图中着重画出其漏极偏置网络。图中元件用来阻止射频能量进入漏极偏压 V_{DD} 供应线路，同时在漏极提供高阻抗以保证工作频带内最佳射频增益。这些元件的另一功能是阻止电源噪声到达场效应管FET的漏极。开关电源（SMPS）开关速度很高，在漏极偏压 V_{DD} 供应线路上造成噪音。

快速上升和下降的脉冲沿产生瞬时电流，容易引起漏极偏置电压 V_{DD} 供应线路的振铃现象。因为开关电源内损耗反比于开关频率，当前设计中的频率不断盘旋上升以降低损耗，提高效率。典型开关电源工作频率范围是100KHz到数百MHz，必须防止由此产生的射频功率到达漏极。开关电源产生的杂散辐射包含无数频谱分量，由开关脉冲沿的谐波和交叉调制造成。这些杂散辐射造成的噪音可以很容易地包括高达数百MHz的频率。开关电源产生的射频噪音一般发生在以下频率： $0.35/P_E$ ，这里 P_E 是脉冲上升或下降时间，单位为秒。例如，一个上升和下降时间为1.5毫微秒的脉冲可以产生高达233 MHz 的杂散频谱分量。

宽带漏极旁路偏置网络

如图8所示，场效应管FET漏极偏置网络包括一个阻抗为 ωL 的串联电感性元件，和一个阻抗为 $1/\omega C$ 的并联电容性元件。线路需要靠这些元件来在宽频带上“去耦”，即把射频能量从漏极偏置电压 V_{DD} 供应线接地，所以需要妥善选择这些元件。

因为电容带有小寄生电感，所以有一个串联（自）谐振频率 $F_{SR} = \frac{1}{2\pi\sqrt{L_5C_0}}$

在串联谐振频率 F_{SR} ，感抗和容抗幅值相等，因此净阻抗值 ($\sqrt{(ESR)^2 + (X_L - X_C)^2}$) 等于很小的等效串联电阻ESR值，它的单位一般为千分之一欧姆。

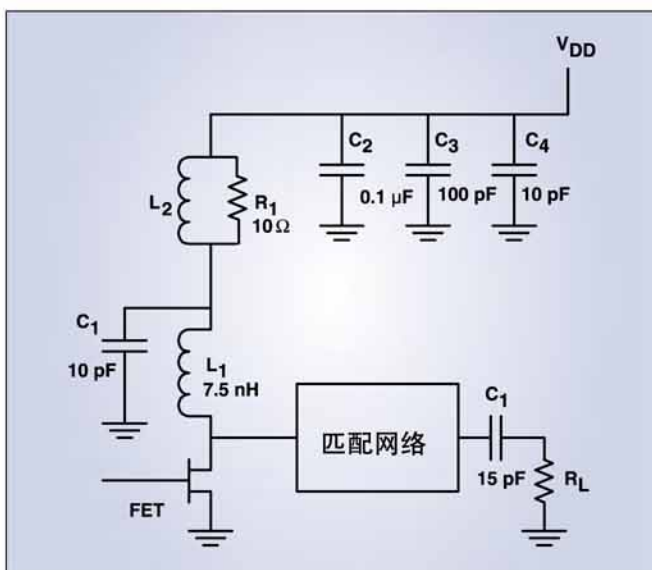


图8 1.9 GHz 蜂窝电话场效应管FET放大器线路，着重画出宽带漏极偏置网络。

电容的宽带应用

因此，设计者的理想电容是：其串联谐振频率等于或接近需要的“旁路频率”的电容。这样选择是因为需要电容的最小或者零阻抗来构成低阻抗通路，从而得到理想的旁路作用。

如上所述，在所有线路中电容在并联谐振频率及附近的等效串联电阻ESR和品质因数Q都要认真考虑。通常如多层陶瓷电容垂直安装，其并联谐振 F_{PR} 发生在高于2倍串联谐振频率 F_{SR} 的地方。在这个频率上，电容阻抗很可能较高，而且是感性，表示成 $R + jX_L$ 。这个阻抗不能给射频能量提供良好的入地通道。为了减轻这种危害，多电容方案使用2个或多个电容并联。这些电容的自谐振频率交错，以便以合理的低损耗覆盖宽频带。需要使用几个电容性元件取决于每个元件在所需频带上的损耗和阻抗特性。

从图8可以看出，电感和漏极串接，不直接和射频接地参考点相连。因此电感依靠旁路电容 C_1 到 C_4 取得接地的低阻通道。设计规则是，电感 L_1 的电抗要至少大于管子漏极阻抗的10倍， L_2 要尽可能大。选择 L_2 时需要说明的是 L_2 需要能承受漏极直流电流，而其直流电阻足够小，从而消耗在电感两端的直流电压最小。 L_1 和 C_1 联合使用大大降低出现在漏极偏置电压供应线路的1.9GHz载频能量。电感 L_1 在这个频率起阻隔作用，电容 C_1 用来进一步压抑工作频带内射频能量，方法是把能量旁路入地。 L_2 ， C_2 ， C_3 和 C_4 在低于1.9GHz的载频频段压抑射频能量，这一频段中放大器增益可能很高。 C_1 容值应选成使其串联谐振频率 F_{SR} 接近放大器工作频率。

因为 C_1 是并联而且在串联谐振频率时呈现低阻抗，所以射频能量由它旁路到地。电容 C_2 ， C_3 和 C_4 的容值逐个下降，挑选时使它们在首尾相接的几个频段中的阻抗和感抗都低，因此它们在低于放大器工作频带的频率提供连续的旁路。在电容之间也可以使用铁氧体磁珠，磁珠固有的Q值很低，因而可以在很宽频带上排除电源噪音，而且把各个电容元件分隔开来。

结论

本文讨论了为宽带线路选择电容的各种考虑，着重考察了有关寄生参数的电容频率依赖性质，和这些性质与各种功能电路的关系。本文最重要的一点是，强调了必须先透彻了解线路设计要求和电容机械电气特性再选择电容元件。

作者简介

Richard Fiore 在射频技术领域工作已有25年。他的专业经验包括为军用电子工业设计和建立射频自动测试系统，设计军用和商用滤波器，有关电磁兼容EMC的设计和测试，设计，试制和评估射频元件，模块和系统。他从1994年开始为美国技术陶瓷公司工作，目前任高级射频应用工程师。

美国技术陶瓷公司地址是诺顿路1号，
亨丁顿车站市，纽约，邮编 11746。

他的电子邮件地址是：rfiore@atceramics.com.

ATC产品销售按美国技术陶瓷公司文件(文件号#001-992 Rev. A 10/03)中的销售规定与条件办理。如顾客索要，ATC会提供这些规定与条件。顾客也可到ATC网站阅读这些规定与条件：www.atceramics.com/aboutatc/terms_conditions_sales.htm

ATC 尽最大努力提供尽可能准确的信息。对于读者使用以上信息的后果，和使用以上信息导致影响第三方权利，ATC 不负责任。ATC 保留不事先通知就修改本资料和变更产品的权力。

© 2001 ATC保留所有权

ATC # 001-951 Rev. D; 1/05

A M E R I C A N T E C H N I C A L C E R A M I C S

ATC North America

631-622-4700 • sales@atceramics.com

ATC Europe

+46 8 6800410 • sales@atceramics-europe.com

ATC Asia

+86-755-8366-4318 • sales@atceramics-asia.com

w w w . a t c e r a m i c s . c o m